



Transceptor de frecuencia ajustable y Método de modulación programable basado en Tecnología de radios definidos por software

(Adjustable Frequency Transceiver And Programmable Method Of Modulation Based On Software-Defined Radios Technology)

Delfín Moran Agusnell Gerardo

Universidad Dr. Rafael Belloso Chacín.

adelfin@urbe.edu.ve

Resumen

El objetivo de esta investigación fue implementar un transceptor de frecuencia ajustable y modulación programable construido con circuitos integrados de Radio Frecuencia/Frecuencia Intermedia (RF/IF) y componentes discretos, basándose en la topología de los transceptores de Radio Frecuencia de Analog Devices (2006), así como la arquitectura de los Radios Definidos por Software (SDR) de Youngblood (2002). El tipo de investigación fue aplicada, proyecto factible y no experimental, ahora bien en cuanto a la metodología empleada para los resultados de investigación o bien conocida en el área de Ingeniería como metodología de desarrollo en esta investigación, es un híbrido sustentado por autores como González (2004) y Delfín (2002) que definen un procedimiento de la investigación a través de siete (7) fases: Análisis de la Configuración de un Radio Transceptor, determinación de variables y análisis de las Alternativas de Interconexión, diseño del Sistema, análisis de factibilidad, pruebas al prototipo y depuración del Sistema, el investigador con el desarrollo de estas fase llega a la conclusión de que con la implementación de un radio enlace a través de transceptores con un generador de tasa de datos funcional, en un diseño tanto flexible como sustentable, con protocolo abierto y de baja velocidad como lo demuestran las pruebas realizadas en laboratorio al prototipo utilizado para los fines pertinentes.

Palabras Clave: Radios Definidos por Software (SDR), Transceptor, Radiofrecuencia, Modulación, Software.

Abstract

The objective of this research was to implement an adjustable frequency and programmable modulation transceiver built with Radio Frequency / Intermediate Frequency (RF / IF) integrated circuits and discrete components, based on the topology of Radio Frequency transceivers from Analog Devices (2006) , as well as the architecture of the Software Defined Radios (SDR) of Youngblood (2002). The type of research was applied, feasible and not experimental project, now either in terms of the methodology used for the research results or well known in the area of Engineering as a development methodology in this research, it is a hybrid supported by authors such as González (2004) and Delfín (2002) that define a research



procedure through seven (7) phases: Analysis of the Configuration of a Radio Transceiver, determination of variables and analysis of Interconnection Alternatives, system design, analysis of feasibility, prototype tests and debugging of the System, the researcher with the development of these phases reaches the conclusion that with the implementation of a radio link through transceivers with a functional data rate generator, in a design both flexible and sustainable, with an open and low-speed protocol, as evidenced by laboratory tests on the prototype used for the purposes is relevant.

Keywords: Software Defined Radios (SDR), Transceiver, Radio Frequency, Modulation, Software.

Planteamiento del Problema

Tradicionalmente, los equipos receptores y transmisores de radio-comunicaciones son equipos constituidos por multitud de componentes electr nicos, los cuales forman circuitos sintonizadores, etapas de frecuencia intermedia, detectores, amplificadores de baja frecuencia, entre otros, es decir, est n constituidos por *hardware*. Posteriormente, entre los a os 1980 y 1990, se introdujeron microprocesadores para el control de funciones internas (controles desde teclados o pulsadores) para a adir nuevas prestaciones (relojes, pantallas informativas, programadores, entre otros), incorporando tambi n la posibilidad de controlar los equipos de radio desde un computador, a adiendo al equipo de radio puertos de comunicaci n o interfaces para la conexi n al mismo.

Tambi n en la d cada de los 90 comenz  la introducci n en los modernos equipos de radio Digital Signal Processing (DSP) o Procesador Digital de Se ales (Chassaing, 1998), los cuales permiten mediante t cnicas digitales realizar filtros de paso de banda, de supresi n de ruidos, rechaza banda, entre otras posibilidades muy eficaces, mejor que los realizados tradicionalmente con circuitos anal gicos. En cualquier caso, siempre se trata de equipos de radio realizados enteramente con componentes electr nicos, o sea, en t rminos inform ticos se definir an como *radios hardware*.

Pero desde principios de la d cada del 2000, los radioaficionados asociados al grupo de Gnu Not Unix (GNU Radio) comenzaron a investigar y desarrollar un nuevo concepto de equipos de radiocomunicaciones desarrollados por programa o *radios software*, llamados Software Defined Radio (SDR), en los que la circuiter a es m nima, as  como la mayor parte de las funciones que especifican un equipo de radio se definen por programas en un PC.

Como un radio software tiene casi todos sus *componentes* definidos y funcionando en forma de programas en un computador, se elimina la necesidad de circuitos de gran volumen y altos costos de producci n para poner en funcionamiento toda una infraestructura tecnol gica basada en la necesidad de la transmisi n de datos inal mbricos bajo diversas topolog as Youngblood, G. (2002). Eso implicar a desarrollar un complejo proceso de fabricaci n de circuitos impresos para una arquitectura de radio gen rica, capaz de generar ondas electromagn ticas



cuyas formas de ondas puedan ser generadas usando un computador, que en principio es el concepto del SDR.

Esto resuelve la necesidad de tener varios equipos en una mesa de trabajo adecuada para pruebas de sistemas telemáticos, considerando que actualmente no existe en el mercado un equipo que sea capaz de integrar un rango de frecuencias de operación amplio y diversos métodos de modulación, sino que por el contrario, se basan en un mínimo rango de frecuencias de operación e incluso un solo método de modulación.

Esta tecnología hace posible el diseño de equipos de laboratorio más versátiles, con menor tamaño, que permiten la prueba de diversos sistemas de comunicación y enlaces de datos ante una diversidad de aplicaciones, que se pondrán en ejecución una vez concluido el presente diseño; y aún más importante, basado en tecnologías libres o no propietarias, lo que presume un estándar abierto de mejoras definibles por usuarios calificados en aras de la optimización del sistema o equipo implementado.

La tecnología SDR según Youngblood, G. (2002) supone la aplicación de herramientas informáticas (hardware – software) para la puesta en funcionamiento de radio bases dedicadas a un sin fin de aplicaciones, entre las que destaca la telefonía celular, las redes privadas para enlaces de datos o multimedia incluso, pero no existen en el mercado equipos ni instrumentos que presten la flexibilidad, escalabilidad y modularidad de un transmisor o receptor de radio, cuya frecuencia de operación pueda ser ajustable dentro de un amplio rango y que el esquema de modulación empleado pueda ser programado según la utilidad que se necesite dar a dichos radios.

Tanto desde la creación como de la evolución constante de estándares tales como 2.5G, 3G, 4G, existe una amplia incompatibilidad entre tecnologías de redes inalámbricas y radio enlaces utilizados por diferentes países según lo planteado por la Comisión Nacional de Telecomunicaciones (2002). Es así como los controles remotos proliferan en los hogares, la vida cotidiana de las personas se está llenando de dispositivos inalámbricos incompatibles entre sí, que van desde teléfonos celulares hasta walkie talkies. No obstante, aun cuando tienen diferentes funciones, estos aparatos comparten tecnología muy similar en lo que respecta a transmisores, receptores, baterías y antenas.

Bajo una perspectiva comercial y global, este problema de incompatibilidad inhibe el uso de servicios de roaming, así como otras facilidades inherentes a dichas aplicaciones como la integración transparente de diversas arquitecturas de comunicación a escala global. Sin embargo, para considerar la integración de múltiples arquitecturas de comunicaciones, no sólo se debe tomar en cuenta el nivel de hardware, sino también la parte de software que establece los pasos a seguir para realizar una comunicación.

Desde la perspectiva del modelo de interconexión de sistemas abiertos (OSI), los protocolos de las capas superiores permiten la comunicación y la coherencia de la misma en un enlace de datos, y como la comunicación desde la capa física (nivel hardware) hasta la capa de aplicación (software), está directamente ligada, es imposible pasar de un nivel al otro sin requerir de servicios y funciones especificados en capas intermedias.



Según como se oriente el software respecto al escenario dinámico de cambio que propone el uso de la tecnología SDR específicamente, es posible llegar a pensar en el hecho de lo que sucederá con el protocolo o pila de protocolos requeridos para complementar un proceso completo de comunicación entre dos aplicaciones de estándares diferentes, bajo un ambiente en donde el hardware puede adoptar cambios temporales en su estructura circuital, mediante el acople a módulos con funciones de radio auxiliares de manera dinámica, sin alteraciones en el hardware original.

La tecnología SDR en este aspecto considera la respuesta al problema de modularidad e implementación de radios que trabajen en diversos ámbitos de comunicación, usando un mismo equipo de radio o hardware específico que pueda ser configurable, permitiendo el uso de tecnologías de transmisión de radio para aplicaciones en las que se requiera un ambiente controlado de emisión o radicación de RF para fines científicos, industriales, médicos y militares incluso.

En lo que respecta a este campo, se destacan los estudios sobre fuentes de Radio Frecuencia (RF), incidencias en la salud ante la exposición de larga duración y de baja intensidad de múltiples fuentes de radiofrecuencia, la experimentación con nuevos protocolos de comunicación con el consecuente comportamiento en determinados ámbitos de las telecomunicaciones, el análisis de la eficiencia espectral en diferentes esquemas de modulación, lo cual permitirá optimizar localmente las fuentes de RF, entre otras posibles aplicaciones.

Tecnología de radios definidos por software: Un radio definido por software (SDR), tiene casi todos sus componentes definidos y funcionando en forma de programas en un computador, a excepción de un mínimo necesario de componentes físicos externos, que no pueden ser definidos por software. Si ese software o conjunto de programas no son activados, el equipo de radio no será tal, sino un simple conjunto de unas cuantas placas electrónicas externas incapaces de hacer nada práctico (Filipe y Obaidat, 2008). De allí que, sea el software que se haga funcionar en el ordenador el que defina el esquema de modulación a emplear, la frecuencia de operación, el protocolo a emplear, la potencia de la señal, entre otras características del equipo de radio.

Metodología aplicada a los Resultados de la Investigación: Para el desarrollo del presente trabajo en cuanto a los resultados obtenidos, se empleó una metodología híbrida resultante de la combinación de los planteamientos teóricos de González (2004) y lo puesto en práctica por Delfín (2002). Es decir, se tomaron y combinaron algunas de las fases empleadas por cada uno de los autores en sus trabajos de investigación, quedando estructurada la ruta a seguir durante este estudio en VII fases, las que se describen a continuación.

Fase I: Análisis de la configuración de un Radio Transceptor: Esta fase proporcionara un estudio de las configuraciones empleadas actualmente para un radio transceptor en el ámbito de las radio comunicaciones, comprendiendo básicamente la presentación de la arquitectura interna de los transceptores de radio integrados y sus dispositivos periféricos y de interfaz tanto funcional como operativa,



de manera de reconocer las condiciones normales de funcionamiento de cada uno de los equipos mencionados y poder determinar los parámetros de funcionamiento.

Fase II: Determinación de variables y análisis de las alternativas de interconexión: En esta fase se corresponde un estudio de hardware y software que integran la propuesta, en cuanto al hardware se determinaran las alternativas de interconexión detallando sus características así como sus protocolos de comunicación. Posterior a ello, en cuando al software luego de describir la propuesta de software propietarios a utilizar se indicara lo concerniente al desarrollo para monitoreo y control que permitirá llevar a cabo una visualización de la operación en campo de los dispositivos durante la ejecución de pruebas específicas destinadas a la operatividad del dispositivo a implementar.

Fase III: Diseño Del Sistema: En esta fase el investigador, definirá el diseño del prototipo del transceptor, especificándose para cada uno de los componentes del sistema el contenido tecnológico, a su vez, explicando en detalle cada uno de los circuitos que conforman el Modulo Transceptor y la Interfaz entre los equipos considerando los parámetros funcionales propuestos que tiene como punto de partida el análisis presentado en la primera fase de este estudio.

Fase IV: Análisis De Factibilidad: En esta fase y luego de la propuesta de diseño, se realiza un estudio técnico, operativo y económico de las posibilidades de uso de la misma. A nivel técnico se considera la evaluación de la tecnología utilizada y su vigencia para puesta en marcha del sistema; a nivel operativo se consideran las condiciones de funcionamiento para puesta en marcha y por último, los costos del sistema a determinando los recursos para desarrollar e implementar haciendo una evaluación entre los costos intrínsecos del sistema y los beneficios que se derivaron de este.

Fase V: Conformación y Configuración del Medio de Interconexión: En esta fase involucra la construcción del sistema con todas sus partes operativas. Se explicaran los pasos que se seguirán para su conformación y la configuración de los módulos que componen el prototipo físico que requieran de una programación para el caso de las etapas de: programación individual de los módulos, la interconexión de los medios de las señales de prueba, la verificación de los patrones de prueba y la visualización de los parámetros del dispositivo planteado.

Fase VI: Prueba al Prototipo: En esta fase para garantizar el principio de funcionamiento del conjunto de la información obtenida, se aplicaran una serie de pruebas definidas y específicas al circuito de evaluación implementado con la finalidad de establecer el modo de funcionamiento, por lo cual, luego de ello se desarrollara un manual de operación elaborado para el dispositivo implementado con la finalidad de facilitar su operación. Estas pruebas comprenderán tres etapas de ejecución que establecerán el orden de funcionamiento preliminar y más adecuado a los objetivos de esta investigación.

Fase VII: Depuración del Sistema General: En esta fase, luego de realizar las pruebas del sistema y como respuesta a los datos obtenidos en la fase anterior, se detallara una serie de correcciones y recomendaciones para optimizar el funcionamiento y la operatividad del circuito de evaluación implementado. Dentro del manual de operación del sistema en base a los resultados arrojados por la fase previa, se indicaran las estrategias a seguir para la depuración y puesta en marcha en condiciones normales de la propuesta realizada por el investigador.

Análisis de los resultados

Luego de definir el procedimiento de la investigación a través de siete (7) fases propuestas por González (2004) y Delfin (2002), se procede a dar respuesta a través del análisis de cada fase, por lo cual, a continuación se presenta un paso a paso del desarrollo de cada fase planteada con lo establecido en los apartados anteriores para posteriormente mostrar los resultados de la aplicación de las mismas.

Fase I: Análisis de la Configuración de un Radio Transceptor

La figura 1 muestra un diagrama en bloques típico para un radio transceptor común. Para entender la parte del software en el radio, se debe entender primero el flujo de información en forma de bits asociado al hardware. Examinando ambos patrones, se puede observar que tanto en los patrones de transmisión como en los de recepción, el puente entre la manipulación del mundo físico de las señales continuas análogas y el mundo de las muestras de señales discretas es *software*.

Partiendo de la teoría en donde se indica que el transceptor de radio básico, consiste principalmente de tres bloques funcionales según Chassaing, R. (1998) : La sección de Radio Frecuencia (RF Section), contiene todo el hardware de elementos analógicos y es la encargada de transmitir o recibir las señales de radio de la antena hacia el espacio libre y/o hacia el convertidor de frecuencia intermedia a través de un acoplador adecuado, la sección de la Frecuencia Intermedia (IF Section) donde los bloques de ADC/DAC realizan la conversión tanto en la recepción de la señal como en la transmisión y los bloques DDC/UDC procesan la información de subida y de bajada, desde y hacia los convertidores ADC/DAC, ejecutando prácticamente funciones de modulación y demodulación de las señales de banda base a ser transmitidas.

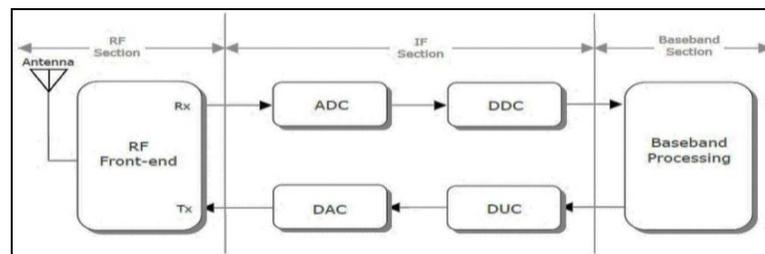


Figura 1. Diagrama en bloques de un Transceptor de Radio Genérico
Fuente: Elaboración Propia (2011)



La secci n de la banda base (Baseband Section) contienen los m dulos digitales del hardware. Estos bloques son la interfaz entre las secciones tanto anal gicas como digitales del transceptor de radio y realiza funciones como por ejemplo, ajuste de conexi n, ecualizaci n, salto de frecuencia, correlaci n, recuperaci n de reloj, sincronizaci n de se ales entre otras tanto para la informaci n de subida como para la de bajada. Pero estos  ltimos procesos en ocasiones requieren de grandes consumos de potencia computacional (CPU, Memoria, etc.) y estos m dulos generalmente son implementados utilizando Circuitos Integrados de Aplicaci n Espec fica (ASICs) o Procesadores Digitales de Se ales (DSP).

Contrariamente al sistema actual de transceptores digitales de radio frecuencia, en la tecnolog a SDR, los m dulos que procesan la banda base y la conversi n de subida y de bajada (DDC y UDC) son completamente programables, utilizando una plataforma gen rica de hardware con m dulos programables (Procesadores Digitales de Se ales, FCPGA, microprocesadores y microcontroladores) y m dulos de radio frecuencia (RF) anal gicos. En la tecnolog a SDR, tanto los m dulos de software que implementan los protocolos de enlaces de capas como las operaciones de modulaci n y demodulaci n son llamadas aplicaciones de radio, y proveen servicios de enlace de capas a las capas superiores en protocolos de comunicaci n.

Fase II: Determinaci n de Variables y An lisis de las Alternativas de Interconexi n

Hardware: Entre los diferentes medios de interconexi n entre circuitos integrados, en el  mbito de la electr nica para la comunicaci n de datos, se lleva a cabo de acuerdo con lo establecido por la especificaci n del bus SPI, realizando funciones de control de datos para la interface de configuraci n entre los radios y el computador, as  como para la comunicaci n entre los microcontroladores que conforman el circuito de Generaci n, Sincronismo y Control de Se ales de Prueba (GSCSP) (Chassaing, R., 1998).

Como variables est ndar de la comunicaci n SPI se consideran las cuatro se ales que maneja: SCL (reloj), SDO (datos de salida), SDI (datos de entrada), y SS (selecci n de esclavo) las cuales se hacen coincidir con lo establecido en la especificaci n SPI. La alternativa de interconexi n de hardware se compone de dos (2) interfaces fundamentales en el prototipo del sistema dise ado. Estas comunicaran el PC y los circuitos de radio RX/TX con el circuito del prototipo principal del sistema dise ado

A nivel de software est  comprendido por tres interfaces:

a. Interfaz Gr fica de Usuario (IGU), que est  comprendido por una herramienta a nivel software de aplicaci n propietario, libre de licencia, llamado: ADF7020-X Config SW versi n 2.3, utilizado como herramienta que permita programar con versatilidad los radios transceptores. Este comprende el control y la selecci n de la

programación de todos los registros de control de los transceptores para el modo de recepción o transmisión, a través de la interfaz de configuración, definiendo la programabilidad del radio, Tal y como se muestra en la figura 2.

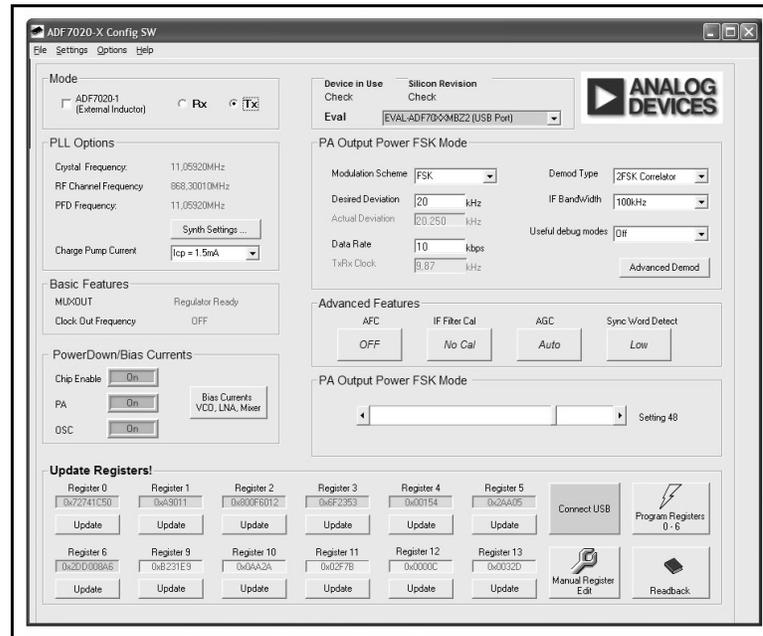


Figura 2. Pantalla principal de software de IGU
Fuente: Analog Devices (2007)

b. Interfaz Operativa de Software Embebido (IOSE) está contenida en una arquitectura modular microcontrolada que consta de 2 programas desarrollados en lenguaje de programación Assembly desarrollado por el investigador, debiendo ser ensamblado, compilado y depurado a código máquina mediante el uso del software Microchip MPLAB IDE, versión 8.66. según las premisas de este tipo de arquitectura, es importante destacar que cada uno de estos programas esta embebido en 2 microcontroladores, construidos bajo un mismo diseño de prototipo en el circuito GSCSP.

Los diversos módulos que conforman esta interfaz tienen funciones de software específicas que pueden ser personalizadas según las necesidades del experimento y del usuario, y se encuentran divididas en dos (2) módulos: Módulo 1: Detección de Sincronismo, generación de trama de datos., control de la tasa de datos y selección de parámetros a través de teclado. Módulo 2: Presentación grafica de todos los parámetros seleccionados, multiplexación de las señales provenientes del PC para usar la interfaz periférica serial en varios transceptores de modo half dúplex, control de selección de radios y control de selección de interfaz de configuración.

c. Interfaz Operativa de Usuario (IOU) comprende los elementos operativos accesibles al usuario que permitirán introducir parámetros de prueba así como también configurar el modo de control de los radios a ser utilizados (Ruiz-Velasco,

2007). Esta contiene una pantalla alfanumérica tipo LCD de 4 líneas de 20 caracteres cada una, un teclado de 14 teclas para la selección de funciones y 5 diodos emisores de luz como indicadores de funciones.

Fase III: Diseño del Sistema

El diseño del sistema se basó en la integración de los módulos descritos en la fase anterior, que a su vez están conectados a un computador. Básicamente quedó conformado por un par de circuitos transceptores de radio en chip, un computador (PC), encargado de controlar los parámetros de la interfaz de configuración a través de la IGU para los radios transceptores, y una tarjeta para generación, sincronismo y control de señales de prueba (GSCSP), bajo el esquema de radios definidos por software.

Está compuesto a su vez por 2 microcontroladores modulares de funciones específicas, que interconectados a través de una interfaz con las señales electrónicas adecuadas, conforman un mismo sistema. La figura 3 muestra una visión general de la integración y composición del diseño del sistema, con la descripción e identificación de los circuitos electrónicos utilizados para su integración.

Circuito de radio transceptor

Por otro lado, el Circuito de radio transceptor se basó en circuitos integrados, como dispositivos de radio genéricos y optimizados para su uso en 2 de las bandas de frecuencias ISM: 431 a 478 Mhz y 862 a 956 MHz. Se presentaron 2 unidades idénticas, una funciona como transmisor y otra como receptor, pudiendo intercambiar su tipo de comunicación, de simplex a half-duplex al ser implementado en el software que los controla del módulo 1. A continuación se describe el funcionamiento de solo uno, puesto que el otro funciona igual.

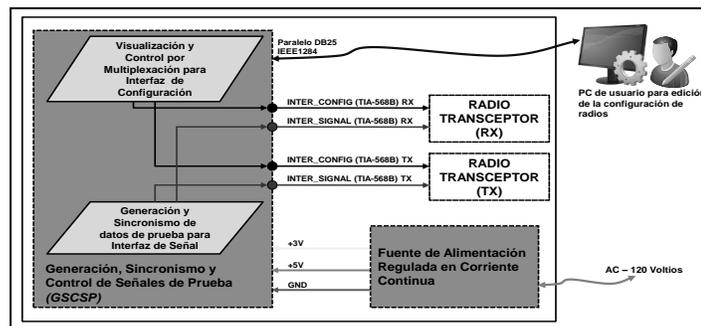


Figura 3. Diagrama en bloques del Sistema en General
Fuente:Elaboracion Propia (2010)

El modulo transceptor, denotado como EVAL-ADF7020DBZ1 en lo sucesivo, está basado en el circuito integrado ADF7020, del fabricante Analog Devices Inc. que es un transceptor de radiofrecuencia de múltiples usos, de baja potencia, baja

Buses del circuito GSCSP

El circuito GSCSP, cuyos microcontroladores actúan con funciones específicas, es el encargado de la selección de radios y del control sobre la generación de parámetros a través del bus INTER_SIGNAL aplicados a los radios transceptores y del bus INTER_CONFIG, a través del cual se programaron los radios. La figura 5 representa el diagrama en bloques de interconexión de los buses en el circuito GSCSP.

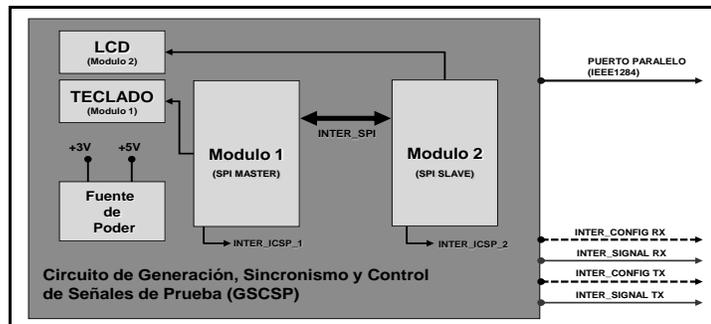


Figura 5. Diagrama en bloques del Circuito de Generación, Sincronismo y Control de Señales de Prueba (GSCSP)
Fuente: Elaboración propia (2011)

Interfaz SPI – INTER_SPI

Esta interfaz interconecta los microcontroladores entre sí para el intercambio de datos de información de configuración y de visualización en el sistema, maneja niveles de tensión TTL de 5 voltios en el circuito GSCSP y de 3 voltios en los circuitos RX y TX para estas interconexiones, usando dispositivos pasivos como resistencias para la adaptación de niveles entre ellos.

Interfaz de Programación Serial en Circuito – INTER_ICSP

Brinda la posibilidad de poder programar sobre el mismo circuito los microcontroladores sin necesidad de extraerlos de su posición en el circuito, ofreciendo versatilidad y rapidez al momento de depurar el código fuente de los programas que residen en los microcontroladores, es el puente de unión entre la interfaz Inter_SPI y los buses del sistema hacia los circuitos de radio transmisor (TX).

Buses del sistema

Se conectarán desde el circuito GSCP cuatro (4) buses de interconexión hacia los Circuitos de Radio Transmisor (TX) y Radio Receptor (RX) con cable de par trenzado no blindado (UTP) de 8 conductores, bajo la norma de conectorización TIA/EIA-568-B.2 mediante tecnología de transmisión de niveles TTL, y (1) un bus de interconexión hacia el PC usando un cable de modem nulo (NULL MODEM), como se puede observar en la figura 6.

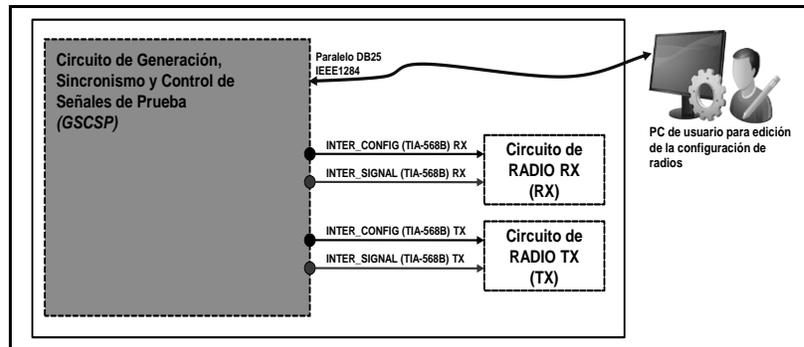


Figura 6. Diagrama de Interconexión de los Buses del Sistema
Fuente: Elaboración Propia (2011)

Interfaz de Configuración – INTER_CONFIG

Dentro del sistema existen dos (2) de estos buses; uno para el circuito RX y el otro para el circuito TX, y conectarán el circuito GSCSP a cada uno de estos. El esquema de transferencia de datos se hace mediante el protocolo SPI expuesto anteriormente, pero con la variante de que la longitud de los datos es de 32 bits.

Esta interfaz comprende las siguientes señales de: Habilitación de Carga Serial (SLE) que tiene como función habilitar la transferencia de los datos del PC hacia el registro interno de los radios, la señal Reloj Serial (SCLK), que sincroniza la transferencia de datos desde y hacia el PC y los radios, la señal de Datos Seriales (SDATA), que es la información de configuración que serán cargados a los registros de los radios para modificar sus funciones y características y la señal de Datos de Lectura de Fondo (SREADBACK), a través de la cual se pueden obtener datos desde el radio que informan acerca del estado de ciertos parámetros. Se describe el formato del conector y la descripción de pines en la figura 7.

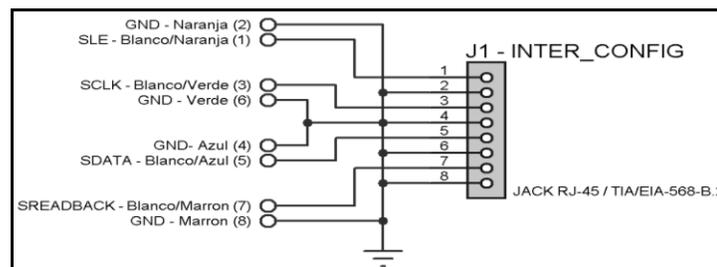


Figura 7. Formato de Interfaz de Configuración
Fuente:Elaboración Propia (2011)

Interfaz de Señal – INTER_SIGNAL

Esta interfaz está compuesta por dos (2) buses que manejan señales de prueba entre el circuito GSCSP y cada uno de los circuitos RX/TX. Cada una de estas interfaces maneja 4 señales a saber, referido a los tiempos, entradas y salidas y la

protección del sistema como tal, cuyo formato de conector y descripción de pines se pueden ver en la figura 8 en donde se esquematiza las 4 señales mencionadas y los correspondientes buses de conexión al Jack RJ45 según la normativa.

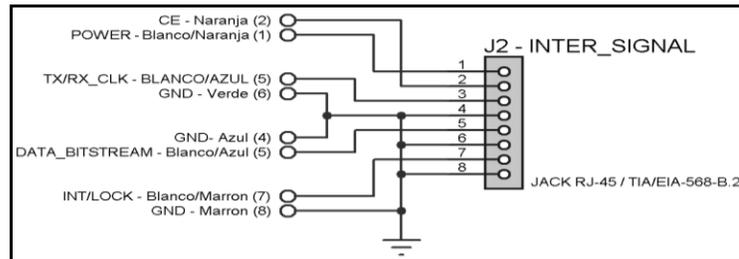


Figura 8. Formato de Interfaz de Señal.

Fuente: Elaboración Propia (2011)

Esta interfaz comprende las siguientes señales: *Flujo de datos de prueba (DATA_BITSTREAM)*, que es una señal bidireccional cuyo sentido depende de la configuración del modo de operación del radio transceptor: como salida cuando el circuito de radio trabaja como TX, y de entrada cuando trabaja como RX. La INTER_SIGNAL de datos para prueba, en modo TX, genera una trama de longitud variable y que depende de los parámetros seleccionados, pudiendo ser esta trama personalizable y la cual se repetirá indefinidamente hasta la detención de su generación por intervención del usuario a través de la interfaz operativa de usuario. La 9 muestra la composición de la trama generada por el diseño. En modo RX, recibe los datos obtenidos del radio para su uso en diversas aplicaciones.

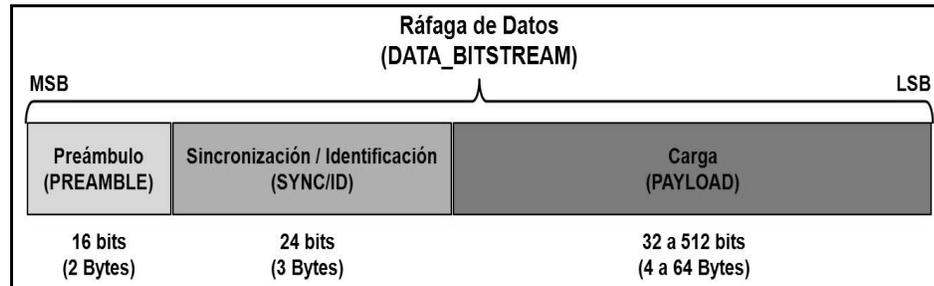


Figura 9. Formato de trama de datos para las señales de prueba.

Fuente: Elaboración Propia (2011)

Reloj para TX/RX (TX/RX_CLOCK), que contempla una señal de reloj para transmisión y recepción (RxTxCLK), unidireccional, y que opera en dos formas diferentes; como reloj de datos recibidos para su correcta sincronización cuando funciona en modo RX para todos los esquemas de modulación, y como reloj de enganche para sincronizar la data a enviar cuando trabaja en modo TX solo en los esquemas de modulación GFSK y GOOK.

La señal de *Habilitación de chip (CE)*, que es una señal unidireccional que enciende o apaga el circuito RX ó TX, la cual debe permanecer en nivel lógico alto

para encender el radio y permitir su programación. La *Alimentación de Radios (POWER)*, que provee el suministro de energía de 3 voltios en corriente continua para el funcionamiento de los circuitos de radio, y la señal de *Interrupción o Bloqueo (INT_LOCK)*, que siendo bidireccional, se comporta como entrada (LOCK), para bloquear la señal de umbral del demodulador, o como salida (INT), activándose cuando se encuentre una coincidencia en la palabra de sincronización, indicando de este modo que ha sido detectado un canal de comunicación válido o sincronizado.

Interfaz de Computador Personal – INTER_PC

Esta incluye un multiplexador que interconecta cada uno de los radios hacia un computador personal (PC) para permitir la edición de la programación en TX y RX mediante software propietario, lo que agrega al prototipo del circuito GSCSP final la flexibilidad de conexión de “n” radios para interoperabilidad simultánea y con programabilidad individual. Maneja las mismas señales de la INTER_CONFIG, y el diagrama de conectorización se puede ver en la figura 10.

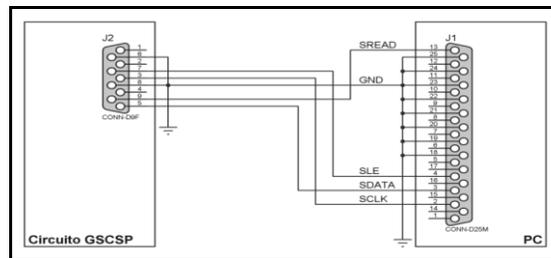


Figura 10. Interfaz de PC
Fuente: Elaboración Propia (2011)

Módulo 1: generación y sincronismo de datos de prueba para interfaz de señal (GSCSP)

Este módulo está compuesto por un microcontrolador Microchip PIC16F877A-20/P, el cual genera una trama de datos como la descrita en la figura 8 según los parámetros que se le hayan suministrado a través del teclado de la Interfaz Operativa de Usuario que forma parte de este módulo, este microcontrolador contiene un software embebido que puede ser modificado en el mismo circuito a través de la interfaz ICSP. La figura 10 muestra el diagrama del circuito del módulo 1, que forma parte del circuito GSCSP.

Su función es: generar una (1) señal de prueba con niveles TTL que comprende un flujo de datos de longitud de trama variable y continua, con intervalos de pausa de 100 milisegundos entre emisión de tramas consecutivas. El 1 lógico se representa por un voltaje de cinco (5) voltios en corriente continua y el 0 lógico se representa con un voltaje de cero (0) voltios. La señal de prueba puede ser síncrona o asíncrona según como sea seleccionada esta característica.

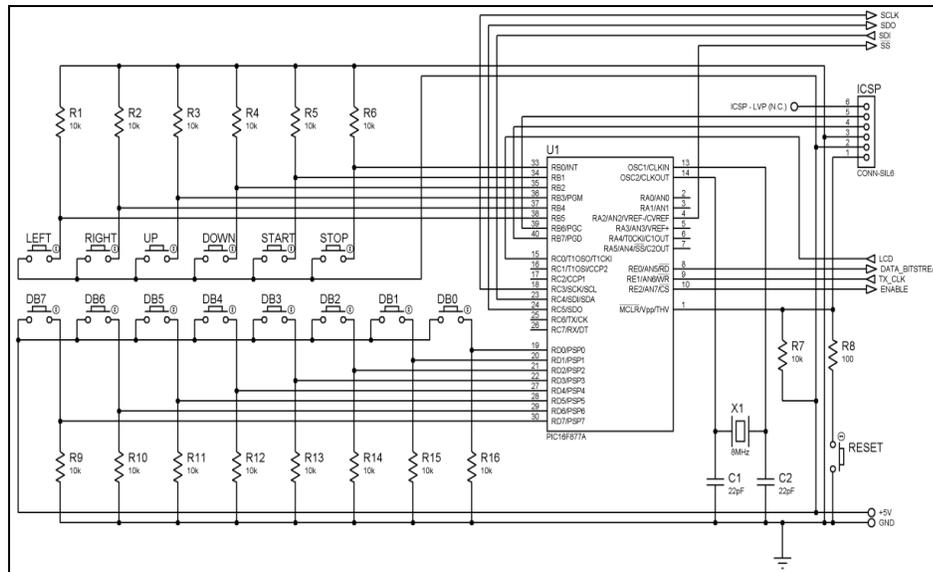


Figura 11. Diagrama Esquemático del Módulo 1
Fuente: Elaboración Propia (2011)

En esta señal se le pueden modificar cuatro (4) características seleccionables como la TASA, que ajusta la velocidad de los datos a ser transmitidos y puede ser seleccionable en valores de 2.400, 4.800, 9.600, 19.200, 38.400, 76.800 y 153.600 bits por segundo, el tamaño TRAMA, que ajusta la longitud del campo Carga (PAYLOAD) de la trama, y sus opciones son de 32, 64, 128, 256 y 512 bits, el MODO, que determina si la señal de prueba es síncrona, cuando depende del reloj de transmisión TX/RX_CLK, ó asíncrona cuando se genera libremente y SYNCID, cuya opción es la de activar o desactivar la emisión del campo de la trama de la señal de prueba correspondiente a la sincronización o identificación. El circuito del módulo 1 se presenta en la figura 11.

Módulo 2: visualización y control por multiplexado para interfaz de configuración

Este módulo está compuesto por un microcontrolador Microchip PIC16F877A-20/P, el cual tiene tres (3) funciones: la activación y desactivación de los radios para su uso a través de la habilitación de la señal CE en el bus INTER_SIGNAL, selecciona la interfaz de configuración a través del bus INTER_CONFIG_SELECT y la visualización el estado del circuito GSCSP a través de una pantalla alfanumérica tipo LCD de 4 líneas de 20 caracteres cada una. El microcontrolador a cargo de esta función contiene un software embebido y que puede ser modificado en el mismo circuito a través del bus INTER_ICSP. La 12 muestra el circuito del módulo 2 que forma parte del circuito GSCSP.

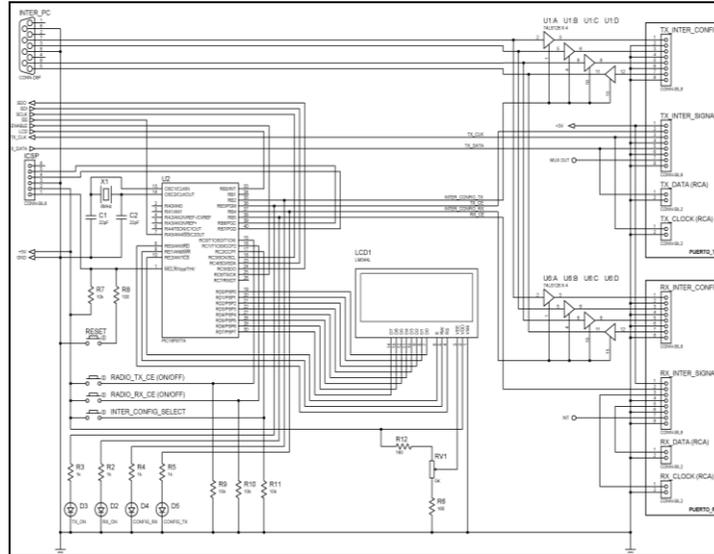


Figura 12. Diagrama Esquemático del Módulo 2
Fuente: Elaboración propia (2011)

Fuente de alimentación

Este circuito proporciona la energía necesaria para el funcionamiento del circuito y es capaz de proveer dos (2) salida de tensión regulada en corriente continua de 3 voltios para los radios usando un circuito integrado LM317T que es un circuito integrado regulador de voltaje ajustable y de 5 voltios para el resto de los circuitos utilizando el LM7805 que es un circuito integrado regulador de voltaje fijo. La capacidad de corriente de cada salida es de hasta 1000mA como máximo. La fuente también entrega una salida adicional no regulada de -12 Voltios para el voltaje de control de contraste de la pantalla LCD. El circuito puede verse en la 13.

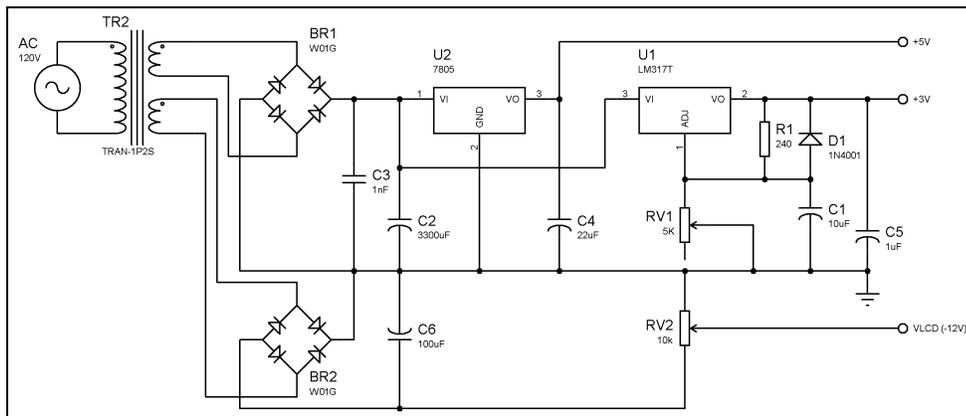


Figura 13. Diagrama Esquemático de la Fuente de Alimentación Regulada
Fuente: Elaboración propia (2011)



Fase IV: Análisis de Factibilidad

De acuerdo a la tecnología necesaria para la implementación, se evaluaron dos enfoques: *Hardware*, tomando en cuenta la configuración mínima necesaria para el desarrollo y puesta en funcionamiento del diseño del prototipo propuesto, está integrado por dos (2) Radio Transceptores ADF7020DBZ1 de Analog Devices y un (1) Circuito de Generación, Sincronismo y Control de Señales construido como un prototipo de circuito electrónico y el *Software*: se cuenta con todas las aplicaciones para el desarrollo y operación del software del prototipo, lo cual no amerita inversión alguna para la adquisición de los mismos puesto que todo el software es de licencia de uso libre.

Por otro lado, en cuanto a la factibilidad operativa del dispositivo, un manual de operación propuesto por el autor detallara los aspectos de operación y programación del nuevo prototipo, para manipularlo de manera segura y eficiente. Esto garantizaría el correcto funcionamiento para las aplicaciones por la cuales fue diseñado. Con la finalidad de garantizar el buen funcionamiento del sistema y que este impactará en forma positiva a los usuarios, el mismo fue desarrollado en forma estándar a los sistemas existentes en la Institución, presentando una interfaz amigable al usuario, lo que se traduce en una herramienta de fácil manejo y comprensión, tanto las interfaces graficas como en las conexiones serán familiar a los operadores, contando con la opinión de los mismos para cualquier modificación del prototipo.

Por último, y en cuanto a la factibilidad económica del equipo, se puede indicar, que la inversión económica realizada respecto a la esencia del diseño considerando materiales de elaboración del dispositivo, refleja la utilidad que se le puede dar en el tiempo a un equipo sustentable y la importancia que dicho prototipo tiene en el ámbito dentro del cual se enmarcan las aplicaciones a las cuales servirá como apoyo así como de una gran utilidad por ser un equipo de fácil uso y configuración.

Fase V: Conformación del medio de interconexión

El sistema en general está conformado por tres (3) circuitos: el GSCSP y los dos (2) Radios, un que funcionara como transmisor y otro como receptor. Para conformar el medio de interconexión hay que establecer dos (2) conexiones físicas: una entre el circuito GSCSP y cada uno de los radios utilizando para ello cuatro (4) cables tipo UTP de categoría 5e en configuración TIA/EIA-568-B, dos (2) para cada radio, y la otra interconexión entre el GSCSP y el computador que funcionara como interfaz gráfica de usuario a través de un cable tipo NULL MODEM. La 14 ilustra las conexiones que se deben de realizar para poner en funcionamiento el sistema en tu totalidad.

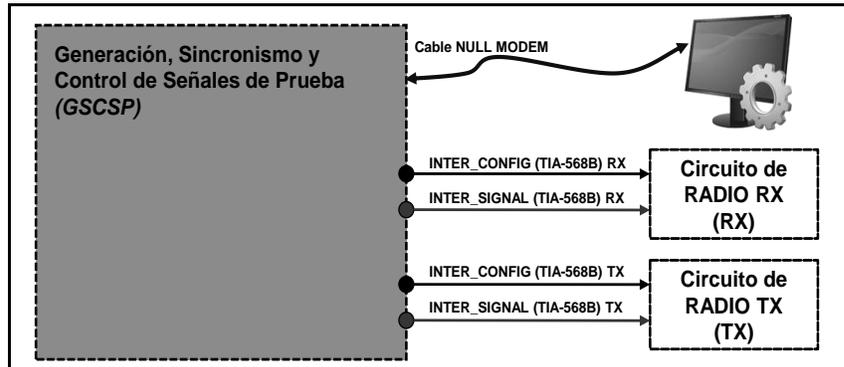


Figura 14. Diagrama de Interconexión del Sistema
Fuente: Elaboración propia (2011)

Fase VI: Pruebas al Prototipo

Para la fase de prueba del prototipo se ejecutó en tres (3) etapas; la etapa de las Pruebas Preliminares, que se basa en simulación virtual de la funcionalidad del código fuente a cargar en cada uno de los microcontroladores que se utilizarán en el sistema, y fue realizada utilizando las características de simulación virtual del programa Proteus VSM versión 7,64., permitiendo verificar el funcionamiento de la comunicación de la interfaz SPI entre ambos microcontroladores.

Una etapa de la Prueba Integral; que congrega la interconexión de los diversos sub circuitos del prototipo integral de forma física y eléctrica de todos los componentes y circuitos del sistema y una etapa de Prueba Final; que se realiza con instrumentos de medición en laboratorio para comprobar el correcto funcionamiento de las señales de sincronismo y ráfaga de datos del sistema estableciendo un link entre los radios y comprobando los datos transmitidos y recibidos a través de un osciloscopio de tecnología mixta. En el cuadro 1 se muestran las pruebas aplicadas al circuito diseñado.

Fase VII: Depuración del Sistema

El resultado de esta observación arrojó errores en la exactitud del periodo de bit para las señales de prueba y se deben a los ciclos de máquina empleados para su generación. Esto indica que existe un valor fijo de 2 microsegundos (4 instrucciones) que se agregan en cada bit generado para la transmisión lo que es prácticamente despreciable cuando se trata de tasas de 2.400 bits por segundo pero resulta sumamente importante cuando se manejan tasas de datos superiores de hasta un 30,76%, ya que el periodo de bit para una tasa de 153.600 bits por segundo es de 6,5 microsegundos, pero la rutina de generación de periodos de bit es fija a lo largo del todo el programa fuente y para todas las tasas, por simplicidad en la creación del programa. Cuando se trata de las tasas más bajas, como por ejemplo, 2.400 bits por segundo, esta situación introduce un error de apenas 0,24%.

Cuadro 1
Parámetros de prueba aplicados al sistema

Ítem	Tasa de Transmisión (bits por segundo)	Tamaño de Trama (bits)	Modo	Palabra de SYNC/ID
1	2400	32	Asíncrono	OFF
2	2.400	512		
3	76.800	32		
4	76.800	512		
5	2.400	32		ON
6	76.800	512		
7	2.400	32		
8	76.800	512		
17	2400	32	Síncrono	OFF
19	2400	32		ON

Fuente: Elaboración propia (2011)

Esto puede corregirse adaptando la rutina para las tasas de transmisión más altas, pero como la exactitud de la generación de periodo de bits no es un objetivo fundamental de este proyecto, se establece que para los fines de prueba son aceptables, no obstante, puede ser depurado a nivel de código fuente del microcontrolador del módulo 1 para una generación exacta con hasta casi un 5% de error, cuando se reducen las instrucciones necesarias para generar los periodos de las tasas de bits más altas, aplicándose otras técnicas en la creación de estas rutinas.

Discusión de los resultados

A través del desarrollo del diseño de este sistema se logró obtener un enlace de radio en modo dúplex medio (half dúplex) para transmitir tramas de bits de datos de hasta 552 bits de longitud en modo síncrono y asíncrono con tasas de hasta 76.800 bits por segundo, modulado en FSK, ASK, OOK, GOOK y GFSK según las pruebas realizadas. La observación directa en los instrumentos de medición como el osciloscopio, de los datos recibidos y comparados con los datos transmitidos, demostró la completa operación del transceptor así como también mostró la versatilidad con la cual se puede cambiar a través de la interfaz operativas y grafica de usuario el esquema de modulación en el cual se establece el enlace.

Esto proporciona una amplia gama de posibilidades de pruebas de laboratorio de modo controladas que el usuario puede establecer para un determinado estudio que necesite de este tipo de sistemas. De igual modo se corroboró que sobre la base de una depuración continua del software embebido en los microcontroladores de los módulos 1 y 2, se pueden personalizar las tramas tanto en longitud como en campos otorgándole al sistema la posibilidad casi infinita de posibilidades de generación de patrones para las señales de prueba que puedan ser utilizadas en los enlaces de radiofrecuencias establecidos en los radios transceptores.

Finalmente, el manual elaborado proporciona toda la información necesaria para la correcta operación y configuración del sistema por un usuario con un mínimo de



experticia t cnica necesaria para poder establecer el uso adecuado del prototipo bajo condiciones m nimas de seguridad para enlaces de radiofrecuencia que operan en las bandas establecidas en el dise o de este sistema.

Conclusiones

La descripci n de la tecnolog a de radios definidos por software permiti  descubrir las caracter sticas de una arquitectura de infraestructura de radiocomunicaciones m s susceptible de cambios, de tal modo que pueda ser modificado para ajustarse a diversos escenarios de aplicaci n seg n los requisitos especiales para cada uno de los beneficiados de este proyecto de investigaci n.

Con base en lo anterior, se puede decir que la descripci n de la tecnolog a, resulta factible la integraci n con otras tecnolog as a trav s de interfaces apropiadas, gracias a la versatilidad del circuito integrado seleccionado el cual ofrece una gran ventaja respecto a otros tipos de chip en la industria electr nica, siendo este dise o y su implementaci n en prototipo efectivamente proporcionales a la demanda de soluci n para los factores pertenecientes al problema planteado en la investigaci n.

Los criterios de funcionamiento fueron establecidos de acuerdo a un par de interfaces, una funcional, a trav s de la cual se describi  el aspecto propio de los transceptores de radio, como se ales de configuraci n, se ales de prueba y su funcionalidad, as  como una interfaz operativa que comprende todos los aspectos de control del usuario sobre el dise o del prototipo en funcionamiento pleno, lo que dio como resultado la elaboraci n de un manual de operaci n que explica el manejo del mismo.

Con la implementaci n que fue realizada utilizando tableros de prototipo, se logr  hacer la integraci n de tecnolog as varias dentro de un dise o vers til y c modo de usar, pese al tama o que representa la integraci n de tecnolog a de Integraci n a Media Escala (MSI). Esto facilit  la manipulaci n de los circuitos integrados existentes en el mercado por razones de redundancia en caso de da os debido a errores o accidentes de interconexi n de los circuitos integrados, pudi ndose localizar en el mercado nacional, a su vez, en cuanto al an lisis de factibilidad se demostr  que la relaci n costo – beneficio del dise o supera la expectativa al ser un prototipo con diversos usos en el campo de la propagaci n de ondas y se ales radioel ctricas y econ micamente factible.

Finalmente, con la creaci n de un manual de operaci n se logr  establecer una pauta clara para la configuraci n, programaci n, funcionamiento y puesta en marcha del sistema por personas con un m nimo de conocimientos espec ficos en el  rea en la que se est  utilizando el transceptor de frecuencia ajustable y modulaci n programable basado en tecnolog a de radios definidos por software. Este manual se incluy  como anexo en esta investigaci n.

Referencias Bibliogr ficas

Analog Devices (2006). *ADF7020: High Performance, ISM Band, FSK/ASK Transceiver IC. One Technology Way.* Norwood, Estados Unidos.



Recuperado: <https://www.analog.com/media/en/technical-documentation/data-sheets/adf7020-1.pdf>

Comisi n Nacional de Telecomunicaciones (2002). *Cuadro nacional de atribuci n de bandas de frecuencias - CUNAFAB*. Caracas, Venezuela.

Delf n, A. (2002). *Desarrollo de un prototipo para el control din mico de la realimentaci n en amplificadores de potencia para audio*. (Tesis de pregrado). Universidad Privada Dr. Rafael Beloso Chac n, Maracaibo.

Filipe, J. y Obaidat, M. (2008). *E-business and telecommunication networks: Third International Conference, ICETE 2006*. Setubal, Portugal: Editorial Springer.

Gonz lez, P. (2004). *Supervisi n Remota Inal mbrica de Un Proceso Corrosivo*. (Tesis de Maestr a). Universidad Privada Dr. Rafael Beloso Chac n, Maracaibo.

Ruiz-Velazco, E. (2007). *Educatr nica: Innovaci n en el aprendizaje de las ciencias y la tecnolog a*. Buenos Aires, Argentina: Ediciones D az de Santos.

Chassaing, R. (1998). *Digital Signal Processing*. Estados Unidos de Norte Am rica. Editorial Wiley-IEEE.

Youngblood, G. (2002). *A software defined radio for the masses*. Austin, Estados Unidos de Norte Am rica. Recuperado: <https://sites.google.com/site/thesdrinstitute/A-Software-Defined-Radio-for-the-Masses>